

# 대한민국 특허청

## KOREAN INTELLECTUAL PROPERTY OFFICE

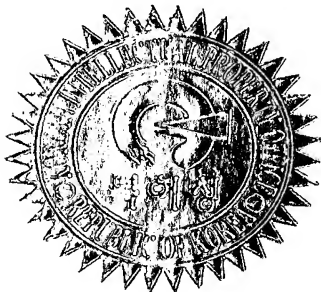
별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원번호 : 10-2002-0049859  
Application Number

출원년월일 : 2002년 08월 22일  
Date of Application AUG 22, 2002

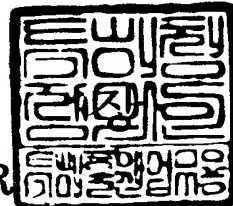
출원인 : 엘지.필립스 엘시디 주식회사  
Applicant(s) LG.PHILIPS LCD CO., LTD.



2003      년      03      월      07      일

특      허      청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0010
【제출일자】	2002.08.22
【국제특허분류】	G02F 1/136
【발명의 명칭】	액정표시패널
【발명의 영문명칭】	TFT-LCD PANEL
【출원인】	
【명칭】	엘지 .필립스 엘시디 주식회사
【출원인코드】	1-1998-101865-5
【대리인】	
【성명】	박장원
【대리인코드】	9-1998-000202-3
【포괄위임등록번호】	1999-055150-5
【발명자】	
【성명의 국문표기】	장윤경
【성명의 영문표기】	CHANG, Youn Gyoung
【주민등록번호】	720809-2042017
【우편번호】	435-040
【주소】	경기도 군포시 산본동 금강아파트 914동 405호
【국적】	KR
【발명자】	
【성명의 국문표기】	김웅권
【성명의 영문표기】	KIM, Woong Kwon
【주민등록번호】	700217-1480917
【우편번호】	435-040
【주소】	경기도 군포시 산본동 1145 세종아파트 638동 1303호
【국적】	KR
【취지】	특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 다 리인 원 (인) 박장

**【수수료】**

【기본출원료】 20 면 29,000 원

【가산출원료】 5 면 5,000 원

【우선권주장료】 0 건 0 원

【심사청구료】 0 항 0 원

【합계】 34,000 원

**【첨부서류】**

1. 요약서·명세서(도면)\_1통

**【요약서】****【요약】**

본 발명은 액정표시패널에 관한 것으로, 특히 화소의 좌우 가장자리에 발생하는 기생용량을 동일하게 한 고개구율을 갖는 액정표시패널에 관한 것이다. 상기 액정표시패널을 구현하기 위해, 본 발명은 중첩으로 배열되어 복수개의 화소영역을 형성하는 게이트배선 및 데이터배선; 상기 게이트배선과 데이터배선의 교차점에 형성되는 복수개의 스위칭소자; 및 상기 화소영역에 형성되어 상기 스위칭소자에 접속되며, 해당 화소영역의 데이터배선과 인접 화소영역의 데이터배선에 의해 발생하는 기생용량이 같도록 상기 데이터배선과 일부분 오버랩되는 화소전극을 포함하는 액정표시패널을 제공한다.

**【대표도】**

도 4a

**【색인어】**

기생용량, 오버랩, 고개구율

**【명세서】**

**【발명의 명칭】**

액정표시패널{TFT-LCD PANEL}

**【도면의 간단한 설명】**

도 1은 종래의 액정표시패널의 일부를 도시한 평면도.

도 2는 종래의 고개구울 액정표시패널의 일부를 도시한 평면도.

도 3a 및 도 3b는 본 발명의 제 1 실시예에 따른 액정표시패널의 일부를 도시한 평면도.

도 4a 및 도 4b는 본 발명의 제 2 실시예에 따른 액정표시패널의 일부를 도시한 평면도.

도 5는 본 발명의 제 3 실시예에 따른 액정표시패널의 일부를 도시한 평면도.

도 6은 본 발명의 제 4 실시예에 따른 액정표시패널의 일부를 도시한 평면도.

\*\*\* 도면의 주요부분에 대한 부호의 설명 \*\*\*

105,305: 박막트랜지스터 110,310: 게이트배선

115,215,315,415: 데이터배선 120,320: 화소전극

125,525: 축적용량전극 130,330: 소스전극

140,340: 드레인전극

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <12>        본 발명은 액정표시패널에 관한 것으로, 특히 화소의 좌우 가장자리에 발생하는 기생용량을 동일하게 한 고개구율을 갖는 액정표시패널에 관한 것이다.
- <13>        현재 평판디스플레이(Flat Panel Display)의 주력제품인 액정표시소자(TFT-LCD)의 본격적인 양산은 1990년대 초에 이르러 비로소 시작되었다. 최근의 정보화 사회에서 디스플레이는 시각정보 전달매체로서 그 중요성이 더 한층 강조되고 있다. 특히 모든 전자제품의 경, 박, 단, 소 추세에 따라 저소비전력화, 박형화, 경량화, 고화질, 휴대성의 중요성이 더 한층 높아지고 있다. 액정표시소자는 평판디스플레이의 이러한 조건들을 만족시킬 수 있는 성능뿐만 아니라 양산성까지 갖춘 디스플레이 장치이기 때문에 이를 이용한 각종 신제품 창출이 급속도로 이루어지고 있으며 기존의 CRT(cathode ray tube)를 점진적으로 대체할 수 있는 핵심부품 산업으로서 전자 산업에서 반도체 이상의 파급효과를 가져오고 있다.
- <14>        액정표시소자의 동작을 살펴보면, 스위칭소자에 의해 임의의 화소가 스위칭 되면 상기 화소는 광원의 빛을 투과시킨다. 상기 스위칭소자는 반도체층을 비정질 실리콘으로 형성한 박막트랜지스터(Thin-Film-Transistor; TFT)가 주류를 이루고 있다.
- <15>        도 1은 액정표시패널의 일부를 도시하고 있는 평면도이다.
- <16>        각 화소는 도시된 바와 같이, 게이트배선(gate line; 110)과 데이터배선(data line; 120)이 교차하여 정의되는 화소영역에 형성된 화소전극(120)으로 구성되어 있다.

상기 게이트배선(110)과 데이터배선(120)의 교차점에는 박막트랜지스터(105)가 설치되어 있다. 데이터배선(120)의 일부가 박막트랜지스터(105)의 소스(source)전극(130)을 구성하여 박막트랜지스터(105)에 데이터 전압을 인가하고 상기 게이트배선(110)에 인가된 게이트전압에 의해 박막트랜지스터(105)가 턴온(turn-on)되면 드레인(drain)전극(140)에 의해 화소전극(120)에 전압을 인가하게 된다.

<17> 화소영역에는 화소전압 유지를 위한 축적용량전극(125)이 상기 게이트배선(110)과 평행하게 설치되어 있다. 근래에는 상기 축적용량전극이 게이트배선(110) 상에 형성되는 방식이 사용되기도 한다. 데이터배선(115)과 화소전극(120) 사이에는 절연막(미도시)이 존재한다.

<18> 도 1에 도시된 박막트랜지스터(105), 데이터배선(115), 축적용량전극(125) 등은 불투명 금속으로 형성되어 있어 박막트랜지스터-어레이(TFT-Array)에서 백라이트(back light)에 의한 광 투과에 장애가 되어 개구율(aperture ratio)이 저하되는 문제가 있었다.

<19> 따라서, 개구율을 최대화하기 위한 방안으로서 화소전극(120)을 확장하고, 화소전극(120)과 오버랩(overlap)되는 부분의 블랙매트릭스(black matrix)를 제거해서 개구율을 향상시킨 액정표시패널이 제시되었다.

<20> 이하, 설명되는 도면에서 편의상 공통된 부분에 대해서는 공통된 참조번호를 사용한다.

<21> 도 2는 종래의 고개구율 액정표시패널의 한 화소에 대한 평면도를 나타낸 것으로 열 방향으로 n번째 데이터배선(115)과 n+1번째 데이터배선(215)이 위치하고 있다. 상기

n번째 데이터배선(115)의 일부가 돌출되어 박막트랜지스터(105)의 소스전극(130)을 구성하고 있다. 행방향으로는 게이트 배선(110)이 형성되어 있다. 상기 도면에 축적용량전극은 도시되지 않았다.

<22> 그리고, 고개구울 액정표시패널은 개구율을 향상시키기 위하여 상기 데이터 배선(115, 215)과 상기 화소전극(120)이 일부 오버랩되도록 형성되어 있다. 즉, 도 2의 빗금친 영역이 상기 데이터배선(115, 215)과 상기 화소전극(120)이 오버랩된 부분이다. 화소전극(120)이 화소영역 전체를 커버함에 따라 개구율이 향상되는 효과가 있다.

#### 【발명이 이루고자 하는 기술적 과제】

<23> 그러나, 종래의 고개구울 액정표시패널은 데이터배선(115, 215)과 화소전극(120)이 오버랩됨에 따라 데이터배선(115, 215)과 화소전극(120) 사이에 기생용량( $C_{dp}$ )이 발생하게 되는 문제가 있었다.

<24> 도 2에 도시된 바와 같이 화소전극(120)이 스위칭소자(105) 상부에는 형성되지 않으므로 화소전극(120)이 n번째 데이터배선(115)과 오버랩되는 면적  $S_1$ 이 n+1번째 데이터배선(215)과 오버랩되는 면적  $S_2$ 가 동일하지 않았다.

<25> 즉, 종래의 고개구울 액정표시소자는, 화소전극(120)을 데이터배선(115, 215)쪽으로 확장하여 개구율을 개선시켰지만 화소 좌우측의 데이터배선과 화소전극이 오버랩되는 면적이 달라 화소 좌우측에서 기생용량의 차이가 발생하여 전압차가 발생하였다.

<26> 상기 기생용량으로 인해 화소의 온/오프시 화소의 가장자리로 빛이 새는 현상이 발생하는 문제점이 있었다.



<27> 본 발명은 상기한 문제점을 해결하기 위하여 안출된 것으로서, 본 발명의 목적은 화소의 좌우측에서 발생하는 기생용량을 동일하게 하는 방안을 제시하여 화소의 온/오프(on/off)시에 발생하는 화질 저하를 개선하고자 한다.

<28> 또한 본 발명은 상기 방안을 종래의 제조공정을 크게 변화시키지 않는 범위에서 실시하여 공정을 복잡화하지 않고, 많은 추가비용을 들이지 않는 것을 목적으로 한다.

**【발명의 구성 및 작용】**

<29> 상기한 목적을 달성하기 위하여 본 발명은 종횡으로 배열되어 복수개의 화소영역을 형성하는 게이트배선 및 데이터배선; 상기 게이트배선과 데이터배선의 교차점에 형성되는 복수개의 스위칭소자; 및 상기 화소영역에 형성되어 상기 스위칭소자에 접속되며, 해당 화소영역의 데이터배선과 인접 화소영역의 데이터배선에 의해 발생하는 기생용량이 같도록 상기 데이터배선과 일부분 오버랩되는 화소전극을 포함하는 액정표시패널을 제공한다.

<30> 상기 해당 화소영역의 데이터배선의 일부가 해당 화소영역으로 돌출되어 상기 화소전극과 오버랩되는 영역을 형성하는 것이 바람직하다.

<31> 상기 인접 화소영역의 데이터배선의 일부가 해당 화소영역으로 돌출되어 상기 화소전극과 오버랩되는 영역을 형성하는 것이 바람직하다.

<32> 상기 화소전극과 상기 데이터배선이 오버랩되는 일부분이 테이퍼 형상인 것이 바람직하다.

- <33>        상기 해당 화소영역의 데이터배선의 일부가 해당 화소영역으로 돌출되고, 상기 인접 화소영역의 데이터배선과 오버랩되는 상기 화소전극의 일부분은 테이퍼 형상인 것이 바람직하다.
- <34>        상기 게이트배선과 평행하게 화소영역을 가로질러 형성된 축적용량전극을 추가로 포함하고, 상기 축적용량전극과 화소전극 사이에서 축적용량전극 상부로 데이터배선이 돌출된 것이 바람직하다.
- <35>        상기 스위칭소자는, 상기 게이트배선이 연장되어 형성된 게이트전극; 상기 게이트전극 상부에 형성된 제 1 절연층; 상기 제 1 절연층 상부에 형성되어 채널 영역을 형성하는 반도체층; 상기 반도체층 상부에 상기 데이터배선이 연장되어 형성된 소스전극; 상기 반도체층 상부에 상기 소스전극과 일정간격 이격되어 형성된 드레인전극; 상기 소스전극, 드레인전극 및 반도체층 상부에 형성된, 콘택홀을 구비한 제 2 절연층을 포함하고, 상기 화소전극은 상기 콘택홀을 통해 상기 드레인전극과 접촉되는 박막트랜지스터인 것이 바람직하다. 상기 박막트랜지스터가 상기 게이트배선에 인가되는 게이트전압의 제어에 따라, 상기 데이터 배선의 데이터전압을 액정에 인가하여 액정의 투과율을 조절한다. 따라서, 각 화소마다 휘도를 조절할 수 있게 된다.
- <36>        상기 소스전극은, 상기 화소영역으로 연장 형성되어 상기 화소전극과 오버랩되는 영역을 형성하는 것이 바람직하다.
- <37>        상기 화소전극은, 상기 소스전극 상부로 연장 형성되어 상기 소스전극과 오버랩되는 영역을 형성하는 것이 바람직하다.

- <38> 상술한 바와 같이 본 발명에서는 기생용량을 각각 같게 하기 위하여 상기 데이터배선을 화소영역으로 일부 돌출시키거나 상기 화소전극을 데이터배선 상부로 연장 형성한다.
- <39> 상기 기생용량은 다음의 수학적식에 의해서 결정된다.
- <40> 【수학적식 1】  $C_{dp} = \epsilon S/t$
- <41> 상기 수학적식에서  $C_{dp}$ 는 데이터배선과 화소전극간의 기생용량,  $S$ 는 오버랩된 부분의 면적,  $t$ 는 제 2 절연층의 두께, 즉, 오버랩된 데이터배선과 화소전극간의 거리이다.
- <42> 본 발명의 액정표시패널은 화소의 좌우측에서 화소전극과 데이터배선의 오버랩된 부분의 면적  $S_1$ 과  $S_2$ 를 같게 함으로써 같은 크기의 기생용량을 갖게 하여 화소 좌우의 전압차를 없애 화질을 향상시키고자 한다.
- <43> 오버랩된 부분의 면적을 같게 하기 위해서는 종래의 데이터배선이나 화소전극의 구조를 변경하여야 한다.
- <44> 이하 본 발명의 실시예를 첨부된 도면을 참조하여 상세히 설명한다.
- <45> 설명의 편의를 위하여  $n$ 번째 데이터 배선을 해당 화소영역의 데이터배선,  $n+1$ 번째 데이터배선을 인접 화소영역의 데이터배선이라 정의하겠다.
- <46> 도 3 내지 도 6의 도면은 본 발명에 의한 박막트랜지스터 어레이의 일부를 도시하고 있다. 기본적인 구조는 종래 기술과 마찬가지로 중첩으로 배열된 게이트배선(310), 데이터배선(315, 415)과 그 교차점에 형성된 박막트랜지스터(305)와 데이터배선(315, 415)과 오버랩되도록 형성된 화소전극(320)으로 구성된다.

<47> 본 발명에 의해 데이터전극의 형태를 변형시키기 전에 데이터전극과 화소전극이 오버랩된 부분의 면적을  $S_1$ ,  $S_2$ 라 하고, 데이터전극의 형태를 변형시킨 후에 데이터전극과 화소전극이 오버랩된 부분의 면적을  $S_1'$ ,  $S_2'$ 이라 하겠다.

<48>  $S_1$  및  $S_1'$ 은  $n$ 번째 데이터 배선과 화소전극이 오버랩되는 면적이고,  $S_2$  및  $S_2'$ 은  $n+1$ 번째 데이터 배선과 화소전극이 오버랩되는 면적이다. 실제로는 화소영역의 가장자리 전계가 액정의 배열에 미치는 영향을 고려하여 화소전극을 데이터배선과 오버랩되도록 형성할 때 화소전극이  $n$ 번째 및  $n+1$ 번째 데이터배선과 오버랩되는 폭( $d_1$ ,  $d_2$ )을 동일하지 않게 형성한다. 따라서,  $S_1$ 이  $S_2$ 보다 클수도 있고,  $S_2$ 가  $S_1$ 보다 클수도 있다.

<49> 도 3a 및 도 3b는 본 발명의 제 1 실시예에 따른 박막트랜지스터 어레이의 일부를 도시하고 있다.

<50> 도 3a는  $d_1$ 이  $d_2$ 보다 작기 때문에  $S_1$ 이  $S_2$ 보다 작을 경우의 데이터배선의 패턴을 도시한 것이다. 도시된 바와 같이 제 1 실시예는  $n$ 번째 데이터배선(315), 즉 해당 화소영역의 데이터배선(315)에 설치된 박막트랜지스터의 소스 전극을 해당 화소영역으로 연장 형성하여 오버랩 면적을  $S_1'$ 으로 증가시킨다. A 부분이 오버랩 면적이 증가한 부분이다. 즉,  $S_1' = S_2$ 의 관계가 성립한다.

<51> 소스 전극이 아니더라도  $n$ 번째 데이터배선의 일부를 해당 화소영역으로 돌출시키기만 하면  $S_1$ 을 증가시킬수 있다.

<52> 도 3b는  $d_1$ 이  $d_2$ 보다 크기 때문에  $S_1$ 이  $S_2$ 보다 클 경우의 데이터배선(315, 415)의 패턴을 도시하고 있다.  $n+1$ 번째 데이터배선(415), 즉 인접 화소영역의 데이터배선(415)을 해당 화소영역으로 돌출되도록 패터닝함으로써  $S_2$ 를 증가시켜  $S_1$ 과 같게 한다. B 부

분이 오버랩 면적이 증가한 부분이다. 상기 돌출구조를 사용하게 되면 종래에 비해  $n+1$  번째 데이터배선(415)에서 빗금친 부분만큼 오버랩된 면적이 증가하게 된다. 즉,  $S_1 = S_2'$ 의 관계가 성립한다.

<53> 상기 데이터배선(315, 415)의 패턴은 화소전극(320)과 오버랩되는 부분의 면적이 동일하다면 어떠한 형태도 가능하다.

<54> 액정표시소자에 사용되는 배선의 선폭은 고개구율을 위하여 통상적으로 공정을 고려한 최소 선폭으로 설계한다. 그러나, 상기 제 1 실시예는 오버랩되는 면적을 증가시키기 위해 데이터배선(315, 415)을 해당 화소영역으로 돌출시켰으므로 종래보다 개구율이 저하되는 단점이 있다.

<55> 도 4a 및 도 4b는 본 발명의 제 2 실시예에 따른 박막트랜지스터 어레이의 일부를 도시하고 있다.

<56> 개구율 저하를 방지하기 위해 제 2 실시예에서는 돌출된 데이터배선을 사용하지 않고 화소전극의 패턴을 변경한다.

<57> 도 4a는  $d_1$ 이  $d_2$ 보다 작기 때문에  $S_1$ 이  $S_2$ 보다 작을 경우,  $n$ 번째 데이터배선(315), 즉 해당 화소영역의 데이터배선(315)과 오버랩되는 화소전극(320)을 연장형성한 구조이다. 도시된 바와 같이  $n$ 번째 데이터배선(315)에 설치되어 있는 박막트랜지스터(305)의 소스 전극(330) 상부에 화소전극(320)을 연장 형성하여  $n+1$ 번째 데이터배선(415)과 오버랩되는 부분의 면적과 동일하게 하였다.  $S_1$ 을 증가시켜  $S_2$ 와 일치시킨 것이다. 즉,  $S_1' = S_2$ 의 관계가 성립한다. 상기 구조를 사용하게 되면 종래에 비해  $n$ 번째 데이터배선(315)에서 C 부분만큼 오버랩된 면적이 증가하게 된다.

- <58> 도 4b는  $d_1$ 이  $d_2$ 보다 작기 때문에  $S_1$ 이  $S_2$ 보다 작을 경우,  $n+1$ 번째 데이터배선(415), 즉 인접 화소영역의 데이터배선(415)과 오버랩되는 화소전극(320)을 테이퍼(taper) 형상으로 패터닝해 오버랩되는 면적을 줄인 구조를 도시하고 있다. D 부분의 테이퍼 형상을 한 화소전극은 오버랩되는 면적이 감소하므로,  $S_2$ 를 감소시켜  $S_1$ 과 일치시키고 있다. 즉,  $S_1 = S_2'$ 의 관계가 성립한다.
- <59> 상기 데이터배선(315, 415) 상부의 화소전극(320)의 패턴은 화소 좌우의 오버랩된 면적이 동일하기만 하다면 어떠한 형태도 가능하다.
- <60> 본 발명의 제 3 실시예는 도 5에 도시되어 있다.
- <61> 도 5는 축적용량전극(525)을 포함한 박막트랜지스터 어레이의 일부를 도시하고 있다.
- <62> 상기 방식의 경우 축적용량(Cs) 전극(525) 상부에서 데이터배선(315, 415)을 돌출시키는 구조를 사용하더라도 개구율의 감소를 가져오지 않는다. 따라서, 데이터배선(315, 415)이 축적용량전극(525)과 교차하는 부분에서 데이터배선(315, 415)을 도시한 바와 같이 축적용량전극(525) 상부로 돌출시킴으로써 화소 좌우의 오버랩되는 부분의 면적이 동일하도록 조정할 수 있다. 좌우 데이터배선(315, 415)을 게이트배선(310)상에서 모두 돌출시켜  $S_1$ 과  $S_2$ 를 변화시킴으로써 기생용량의 값을 조절할 수 있다. 상기 돌출구조를 사용하게 되면 종래에 비해  $n$ 번째 데이터배선(315), 즉 해당 화소영역의 데이터배선(315)에서 E 부분만큼 오버랩된 면적이 증가하고,  $n+1$ 번째 데이터배선(415), 즉 인접 화소영역의 데이터배선(415)에서 E' 부분만큼 오버랩된 면적이 증가하게 된다. 도 5에 도시된 실시예의 경우  $d_1$ 이  $d_2$ 보다 작아  $S_1$ 이  $S_2$ 보다 작으므로  $n$ 번째 데이터배선(315)에

서 해당 화소영역으로  $l_1$ 의 길이로 돌출된 부분(500)의 면적이  $n+1$ 번째 데이터배선(415)에서 해당 화소영역으로  $l_2$ 의 길이로 돌출된 부분(510)의 면적보다 작다. 즉, 도면에서  $l_1$ 이  $l_2$ 보다 길다. 상기 구조로 인해 제 3 실시예의 경우에는  $S_1' = S_2'$ 의 관계가 성립한다.

<63> 본 발명의 제 4 실시예는 도 6에 도시되어 있다.

<64> 제 4 실시예는 제 1 실시예와 제 2 실시예를 혼용한 구조이다.

<65>  $d_1$ 이  $d_2$ 보다 작아  $S_1$ 이  $S_2$ 보다 작은 경우,  $n$ 번째 데이터배선(315) 즉, 해당 화소영역의 데이터배선(315)의 소스전극(330)을 연장 형성해  $S_1$ 을 증가시켜 기생용량을 증가시키고,  $n+1$ 번째 데이터배선(415), 즉 인접 화소영역의 데이터배선(415)과 오버랩되는 화소전극(320)은 테이퍼 형상으로 패터닝 해  $S_2$ 를 줄여 기생용량을 감소시켜 두 기생용량의 크기를 일치시킨다. 상기 돌출구조를 사용하게 되면 종래에 비해  $n$ 번째 데이터배선(315), 즉 해당 화소영역의 데이터배선(315)에서 F부분만큼 오버랩된 면적이 증가하고,  $n+1$ 번째 데이터배선(415), 즉 인접 화소영역의 데이터배선(415)에서 F'부분만큼 오버랩된 면적이 증가하게 된다. 제 4 실시예의 경우 제 1 실시예에 비하여 해당 화소영역으로 돌출되는 부분의 면적을 줄일 수 있다. 제 4 실시예의 경우에도  $S_1' = S_2'$ 의 관계가 성립한다.

<66> 상술한 모든 실시예는 데이터배선(315, 415)과 화소전극(320) 사이에 형성된 절연막의 유전율, 두께는 고정된 상태에서 오버랩된 부분의 면적  $S_1$ 과  $S_2$ 만을 변화시킴으로써 기생용량을 동일하게 하고 있다.

<67>       상기 실시예들을 혼용하여 실시하면 화소 좌우의 기생용량을 더욱 탄력있게 조정하여 화소 양측의 기생용량을 같게 할 수 있다.

<68>       상기한 설명에 많은 사항이 구체적으로 기재되어 있으나 그들은 발명의 범위를 한정하는 것이 아니라 바람직한 실시예로서 해석되어야 한다. 따라서 발명의 범위는 설명된 실시예에 의하여 정할 것이 아니고 특허청구범위와 특허청구범위에 균등한 것에 의하여 정하여져야 한다.

#### 【발명의 효과】

<69>       상기한 바와 같이 이루어진 본 발명에 의하면, 다음과 같은 효과가 있다.

<70>       첫째, 데이터배선이나 화소전극의 구조를 변경하여 화소 좌우측의 기생용량을 동일하게 함으로써 스위칭소자의 온/오프시 발생하는 빛샘현상을 방지하여 화질을 개선할 수 있다.

<71>       둘째, 화소 좌우측의 데이터배선이나 화소전극의 구조를 변경함으로써 기생용량의 크기를 조절할 수 있다.

<72>       셋째, 종래의 공정수를 늘릴 필요없이 마스크의 변경만으로 본 발명의 구조를 형성할 수 있어 본 발명을 실시하기 위한 추가 비용이 크지 않다. 즉, 데이터배선이나 화소전극을 형성할 때의 마스크 패턴의 변경만으로써 본 발명을 실시할 수 있다.



**【특허청구범위】****【청구항 1】**

종횡으로 배열되어 복수개의 화소영역을 형성하는 게이트배선 및 데이터배선;

상기 게이트배선과 데이터배선의 교차점에 형성되는 복수개의 스위칭소자; 및

상기 화소영역에 형성되어 상기 스위칭소자에 접속되며, 해당 화소영역의 데이터배선과 인접 화소영역의 데이터배선에 의해 발생하는 기생용량이 같도록 상기 데이터배선과 일부분 오버랩되는 화소전극을 포함하는 액정표시패널.

**【청구항 2】**

제 1 항에 있어서, 상기 해당 화소영역의 데이터배선의 일부가 해당 화소영역으로 돌출되어 상기 화소전극과 오버랩되는 영역을 형성하는 것을 특징으로 하는 액정표시패널.

**【청구항 3】**

제 1 항에 있어서, 상기 인접 화소영역의 데이터배선의 일부가 해당 화소영역으로 돌출되어 상기 화소전극과 오버랩되는 영역을 형성하는 것을 특징으로 하는 액정표시패널.

**【청구항 4】**

제 1 항에 있어서, 상기 화소전극과 상기 데이터배선이 오버랩되는 일부분이 테이퍼 형상인 것을 특징으로 하는 액정표시패널.

**【청구항 5】**

제 1 항에 있어서, 상기 해당 화소영역의 데이터배선의 일부가 해당 화소영역으로 돌출되고, 상기 인접 화소영역의 데이터배선과 오버랩되는 상기 화소전극의 일부분은 테이퍼 형상인 것을 특징으로 하는 액정표시패널.

**【청구항 6】**

제 1 항에 있어서, 상기 스위칭소자는,

상기 게이트배선이 연장되어 형성된 게이트전극;

상기 게이트전극 상부에 형성된 제 1 절연층;

상기 제 1 절연층 상부에 형성되어 채널 영역을 형성하는 반도체층;

상기 반도체층 상부에 상기 데이터배선이 연장되어 형성된 소스전극;

상기 반도체층 상부에 상기 소스전극과 일정간격 이격되어 형성된 드레인전극;

상기 소스전극, 드레인전극 및 반도체층 상부에 형성된, 콘택홀을 구비한 제 2 절연층을 포함하고,

상기 화소전극은 상기 콘택홀을 통해 상기 드레인전극과 접촉되는 박막트랜지스터인 것을 특징으로 하는 액정표시패널.

**【청구항 7】**

제 6 항에 있어서, 상기 소스전극은,

상기 화소영역으로 연장 형성되어 상기 화소전극과 오버랩되는 영역을 형성하는 것을 특징으로 하는 액정표시패널.

**【청구항 8】**

제 6 항에 있어서, 상기 화소전극은,

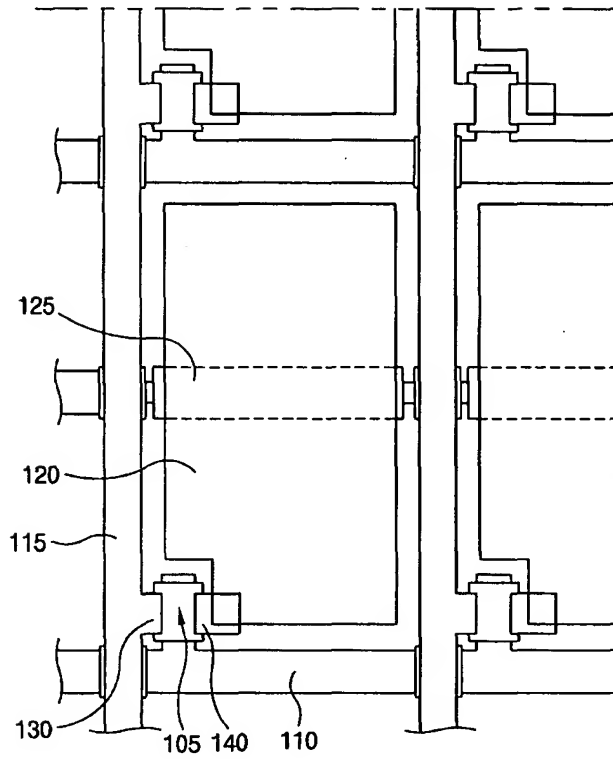
상기 소스전극 상부로 연장 형성되어 상기 소스전극과 오버랩되는 영역을 형성하는 것을 특징으로 하는 액정표시패널.

**【청구항 9】**

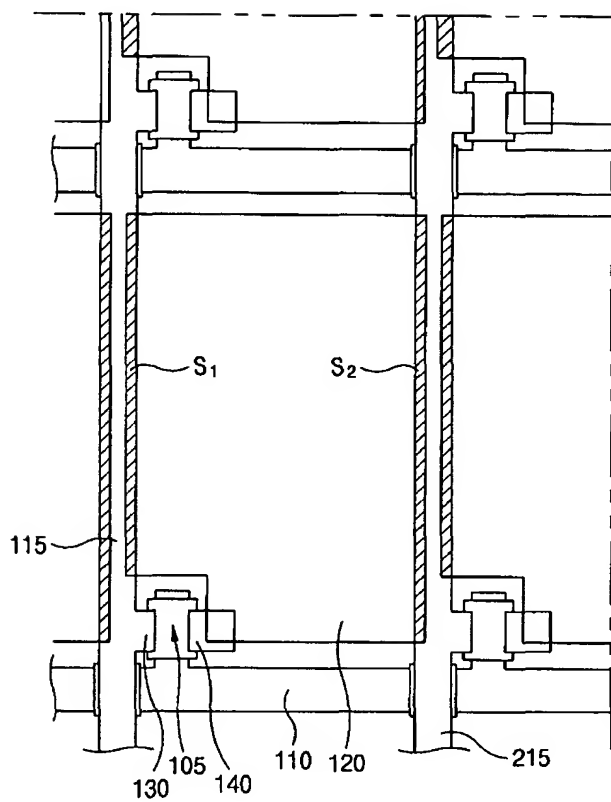
제 1 항에 있어서, 상기 게이트배선과 평행하게 화소영역을 가로질러 형성된 축적용량전극을 추가로 포함하고, 상기 축적용량전극과 화소전극 사이에서 축적용량전극 상부로 데이터배선이 돌출된 것을 특징으로 하는 액정표시패널.

【도면】

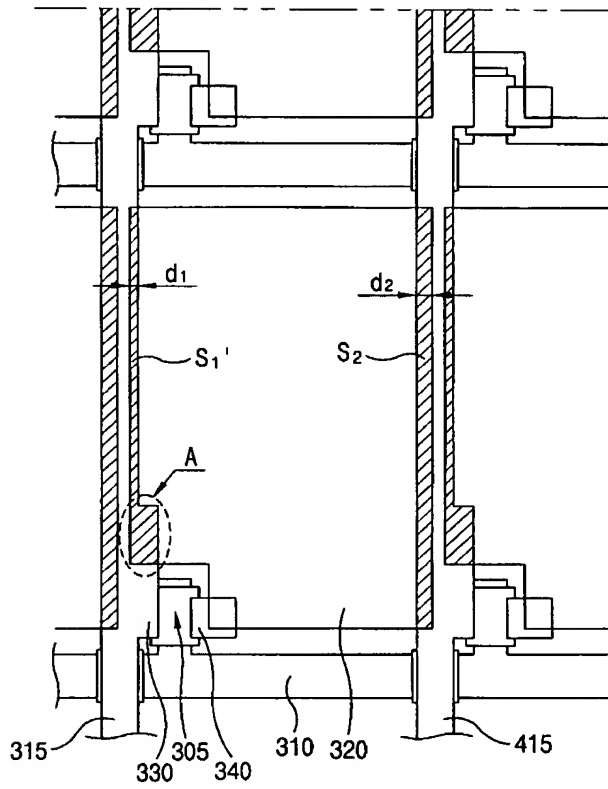
【도 1】



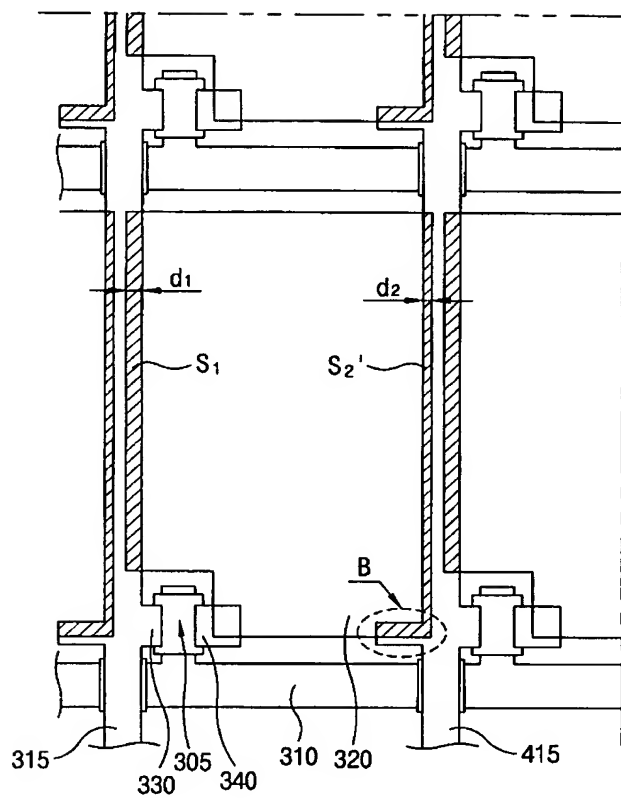
【도 2】



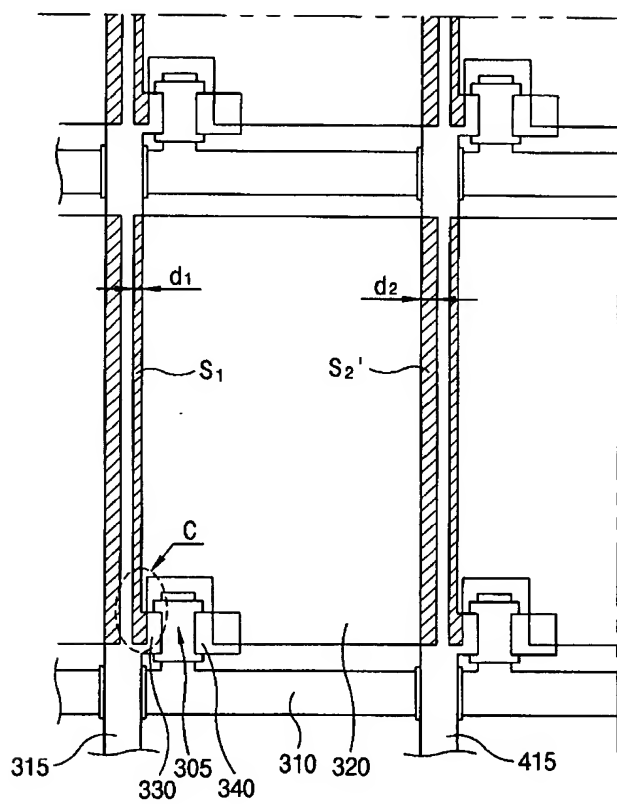
【도 3a】



【도 3b】

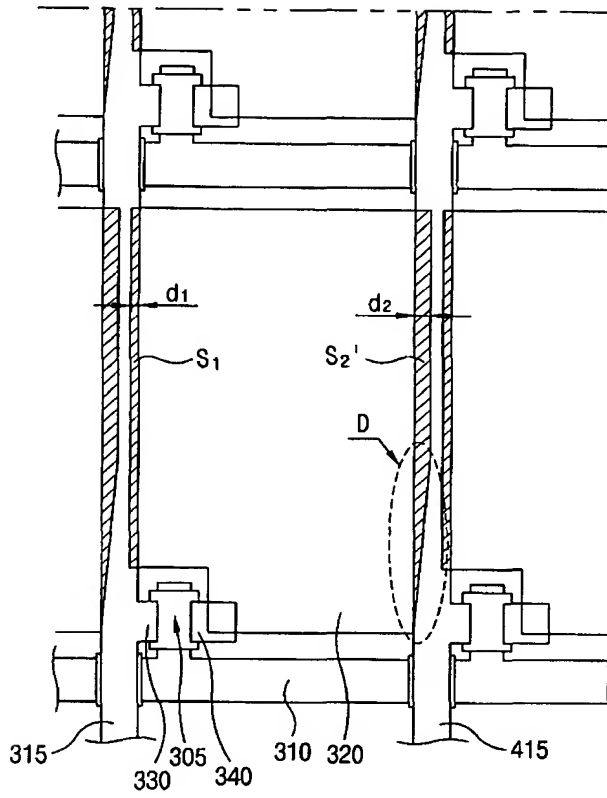


【도 4a】

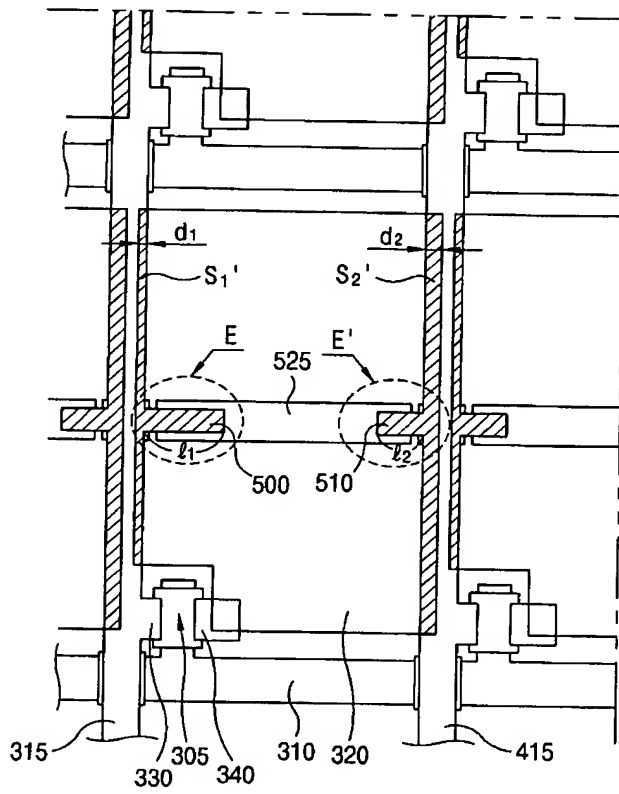




【도 4b】



【도 5】



【도 6】

